

2/94
Die Nummer 1 für C64 und C128
Markt&Technik
öS 66,-/ sfr 7,80 hfl 9,25/ Lit. 10000 DM 7,80
64'er
DAS MAGAZIN FÜR COMPUTE
Programm des Monats
GEPA
Level-Editor für Spiele mit Parallax-Hintergrund
TURBO-SPEED FÜR DEN C 64
Doppelt so schnell durch 2 MHz
Entertainment
SEX-Software
Interview mit Queen Theresa
Lust aus Bits und Bytes
Exklusiv-Test
Lemmings für C 64
Hardware
Die besten Reparatur-Tips
Neuer Kurs
Programmieren mit GeoCom
TESTS
Geos-Companion
Geos-Power-Pack
GeoShell
Chartmaker
Geos: Dweezil-Pack
Spiele-Compilations
Techno-Plus-Pad
2 MHz

Umbau

Schnell wie ein Blitz

Die Sensation ist perfekt! Der schnellste C64 der Welt ist da: mit dieser Umrüstung beschleunigt der C 64 auf 2 MHz.

von Marko Hahn

Der C 64 wäre noch wesentlich besser, wenn er mehr Dampf unter der Haube hätte. Als er entwickelt wurde, war seine Geschwindigkeit ausreichend. Aber heute ...

Doch was macht den C 64 so langsam? Die größte Bremse im Computer ist der Prozessor. Mit seiner niedrigen Taktrate von nur knapp 1 MHz kann der C 64 Berechnungen einfach nicht schneller ausführen. Doch nun ist die Sensation da: eine Umrüstung auf die doppelte Taktfrequenz verleiht dem C 64 Flügel. Mit nun fast 2 MHz angetrieben, erreicht der Rechner Geschwindigkeiten, von denen man früher nur träumen konnte. Unsere Erweiterung ist gegen jeden Absturz gefeit. Sauber programmierte Software, d.h. ohne illegale Opcodes, läuft in jedem Fall. Dabei besitzt unsere Version auch noch einen Schalter, mit dem man während des Betriebs von der hohen auf die normale Taktfrequenz umschalten kann. Sogar unter Geos, was naturgemäß sehr empfindlich auf Hardwareänderungen reagiert, arbeitet der C 64. Auch Hardware-Speeder verkraftet der neue C 64 problemlos.

So funktioniert's

Bevor man seinen heißgeliebten Brotkasten zwecks Tieferlegung demontiert, sollte man aber folgendes beachten: Es erfolgt eine wirklich relevante Veränderung der inneren Strukturen des Rechners, die eine höhere Arbeitsgeschwindigkeit des Computers überhaupt erst ermöglicht.

Um den C 64 nämlich zu tunen, genügt es nicht, einfach die CPU mit einem höherem Takt zu versorgen. Der VIC beharrt nämlich auf seiner ursprünglichen Taktfrequenz. Jeden Versuch, ihn schneller zu takten, würde er mit Arbeitsverweigerung quittieren: der Bildschirm bliebe dunkel. Der VIC teilt sich nämlich mit der CPU die Speicherzugriffe. Während der Prozessor während einer Phase zugreift, kann der VIC nichts machen; erst während der zweiten Phase kommt er zum Zug. Dieses Verfahren gestattet zwar das bestmögliche Timing beim C 64. Andererseits sind aber sämtliche Tuningversuche zum Scheitern verurteilt.

Der Trick in unserer Erweiterung besteht darin, die CPU während der normalen High-Phase des Takts *Phi-0* mit zwei Taktflanken zu versorgen. Damit ist der Prozessor in der Lage, doppelt so schnell zu arbeiten, während der VIC nicht behindert wird.

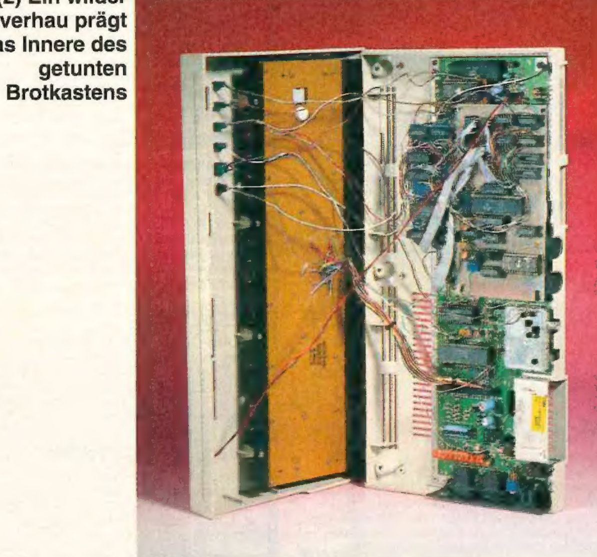
Da der Takt aus diesem Grund synchron zum Takt des VICs laufen muß, verbietet sich der Einsatz eines zweiten Oszillators von selbst. Deshalb verdoppelt ein Flankendetektor den Original-Takt. Damit ist sichergestellt, daß dieser absolut synchron dazu verläuft. Der Flankendetektor, der dies realisiert, **muß** mit einem 74HC00 aufgebaut werden. Auch die Kondensatoren sind relativ kritisch. Ihre Werte müssen entweder mit einem Oszilloskop oder durch Probieren so eingestellt werden, daß die beiden neuen Takte genau in die Highphase des alten Taktsignals passen. Bei unserem Testmuster sind beide Kapazitätswerte aus jeweils drei Einzelkondensatoren zusammengesetzt. Die im Schaltplan angegebenen ICs aus den einzelnen TTL-Familien müssen genau eingehalten werden, da neben dem Timing durch die Kondensatoren auch die Gatterlaufzeiten eine wichtige Rolle spielen.



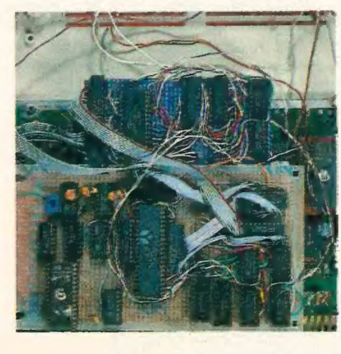
Der Erfinder des schnellsten C 64 der Welt: Marko Hahn, Student der Elektrotechnik



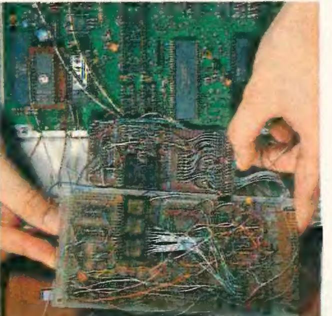
(1) Äußerlich hat sich am Aussehen des nun getunten Brotkastens nichts verändert



(2) Ein wilder Drahtverhau prägt das Innere des getunten Brotkastens



(3) Die Erweiterung besteht im Versuchsaufbau noch aus zwei Platinen



(4) Von unten sieht man deutlich die Stifte für den Anschluß an die CPU 6510

Das nächste Problem stellt sich im Prozessor-Ersatz. Im C 64 verrichtet nämlich ein 6510 seinen Dienst. Dieser ist eine spezielle Version des 6502 mit einem zusätzlichen 6 Bit breiten Port. Im C 64 wird über diesen internen Port der Cassetten-Port gesteuert. Nach dem Tuning fällt der Cassetten-Port also wegen fehlender Steuerleitungen ersatzlos weg. Da aber kaum noch jemand mit einer Datasette arbeitet, ist das Fehlen dieses Ports kein Verlust. Der AEC-Eingang der CPU aber muß unbedingt extern nachgebildet werden.

Bei der Umrüstung dürfen auch die Speicherbausteine nicht vergessen werden. Im C 64 arbeiten zwei dynamische Speicher mit je 64 KByte Speichertiefe bei 4 Bit. Da es sich um dynamische Speicher handelt, müssen sie in bestimmten Abständen aufgefrischt werden. Dies erfolgt durch die RAS- und CAS-Signale. Da diese Signale aber das Timing der umgerüsteten Version vollständig durcheinander bringen würden, muß der Speicher durch einen statischen Chip ersetzt werden. Dieser ist nicht nur schneller, er braucht auch keinen Refresh.

Diese wesentlichen Änderungen sind an der Hardware des C 64 vorzunehmen, um in den Genuß der Beschleunigung zu kommen.

Der Nachbau

Bevor man daran geht, den C 64 zu zerlegen, ist erst das EPROM zu brennen. Dieses übernimmt nämlich die Dekodierung einiger Signale. Dieser Trick erspart uns einige Gatter. Ein Platinenlayout stand uns leider nicht zur Verfügung, deshalb muß der gesamte Aufbau auf einer Lochrasterplatine vorgenommen werden. Die Verbindung zur Hauptplatine des C 64 übernehmen Stiftleisten, die in entsprechende Fassungen auf der Platine einzulöten sind. Zuerst löten Sie den Prozessor aus und ersetzen ihn durch eine 40polige Präzisionsfassung. Danach folgen die beiden RAMs. Auch sie werden durch jeweils eine Präzisionsfassung ersetzt. Für den Aufbau der Schaltung verwenden Sie am besten eine doppelseitige Lochrasterplatine im Europaformat (100 x 160 mm). Stecken Sie in die Fassungen Stiftleisten und setzen die Lochrasterplatine auf. Die Stiftleisten müssen jetzt in die Bohrungen der Lochrasterplatine eingefädelt werden. Danach werden sie auf der Oberseite verlötet. Die Platine kann nun wieder abgenommen werden. Die Fassungen der neuen Bauteile werden eingelötet und alle Verbindungen nach Schaltplan vorgenommen. Von der Lochrasterplatine führen nur zwei Leitungen zum Expansion-Port. Alle anderen Verbindungen zur C-64-Platine erfolgen mit den Stiftleisten zum Prozessor und den beiden RAM-Bausteinen.



Datenliste

Die Daten für das EPROM befinden sich auf der Programm-Service-Diskette

Schaltbild Prozessor: mit dieser Schaltung wird der 6502 kompatibel zum 6510

Kommen wir nun zu den Schaltbildern.

Schaltbild Prozessor:

Hauptaufgabe dieses Schaltungsteils ist die Nachbildung der beim 6502 nicht vorhandenen AEC-Funktion. Normalerweise wird der ursprüngliche Prozessor 6510 durch ein Low an diesem Pin gezwungen, alle Adreß- und Datenleitungen in den Tristatezustand zu schalten. Damit wird dem VIC gestattet, den Daten- und Adreßbus zu benutzen.

Mit drei Bustreibern vom Typ 74 HC 245 werden die Tristatefunktionen realisiert.

Schaltbild Prozessorport:

Die ursprünglich vorhandene CPU 6510 verfügt über einen 6 Bit breiten Port zur Kommunikation mit dem Cassetten-Port und für die Steuerung der MMU. Auf eine Nachbildung des Cassetten-Ports wurde wegen des erheblich höheren Hardwareaufwands verzichtet.

Features des Super C 64

- Hardwareumschaltung zwischen 1 MHz und 2 MHz auch während des Betriebs möglich
- im 2-MHz-Modus selbständige Anpassung der Hardware an die Software
- Maschinenprogramme laufen mit fast doppelter Geschwindigkeit
- Basic-Programme sind wegen der langsameren ROM-Zugriffe nur um 25% schneller
- Geos wird beschleunigt
- Hardwarespeeder laufen ohne Einschränkung

Mit zwei 8-Bit-Komparatoren werden die Adreßleitungen untersucht, ob die CPU auf die Adresse $0001 zugreift. In Abhängigkeit mit dem AEC-Signal schalten nun beide Komparatoren, die hier kaskadiert sind, beim Zugriff auf die entsprechende Adresse. Das am Ausgang nun anstehende Signal wird verzögert und mit R/W` verknüpft. Die Verzögerung übernimmt ein 74HC00-Gatter in Verbindung mit entsprechend eng tolerierten Kondensatoren. Das neu gewonnene Taktsignal dient zur Steuerung von drei D-Flip-Flops zweier 74LS74. Die Dateneingänge D0 bis D2 sind mit dem Prozessoradaptersockel verbunden. Die drei Flip-Flops liefern nun an ihren Ausgängen die drei Steuersignale P0 bis P2. Die Set-Eingänge der Flip-Flops sind mit dem Rechner-Reset verbunden, so daß nach dem Einschalten, oder nach einem Reset die RAM-Grundkonfiguration an P0 bis P2 wirksam ist.

Ist dieser Bauabschnitt fertig, erlauben die nun schon vorhandenen Baugruppen einen ersten Funktionstest. Auf dem Prozessoradapter wird Pin 1 mit Pin 39 verbunden. Sie leitet das eingehende Taktsignal *Phi-0* auf *Phi-out* und versorgt die weiteren Rechnereinheiten mit dem originalen Taktsignal von 1 MHz. Zu Testzwecken wird das Taktsignal weiterhin an den Pin 37 des neuen Prozessors geführt. Der Eingang STSIG1 wird nun noch auf High gelegt. Alle bisher bestückten ICs werden nun noch mit Strom versorgt. Parallel zu jedem Stromversorgungsanschluß der einzelnen ICs sorgt ein 100-nF-Kondensator für stabile Verhältnisse. Die Schaltung muß sich nun wie ein normaler 6510 verhalten. Der C 64 kann damit getestet werden. Eine Geschwindigkeitssteigerung findet nun natürlich noch nicht statt, da ja die Taktverdoppelung noch nicht eingebaut ist. Der C 64 muß sich nun wie gewohnt verhalten.

Schaltbild RAM-Ansteuerung:

Im C 64 werden zur Daten- und Programmspeicherung dynamische RAMs eingesetzt. Sie haben einen gemultiplexten Adreßbus, d.h. mittels der Steuersignale RAS und CASRAM werden zunächst das Low-Nibble, dann das High-Nibble zu den RAM-Bausteinen übertragen. Die Steuerung übernimmt die MMU. Der VIC und der Prozessor teilen sich den Rechnertakt. Während der High-Phase des Takts kann die CPU auf den Speicher zugreifen, während der Low-Phase ist der VIC an der Reihe. Gleichzeitig sorgt dieser für den Refresh der Speicherzellen. Dieses strenge Regime gilt es aufzubrechen, wenn wir den Rechner schneller machen wollen. Am VIC können wir aus Kompatibilitätsgründen nichts ändern. Deshalb muß der VIC glauben, daß er ein dynamisches RAM vor sich habe. Während der High-Phase des Taktsignals muß aber die CPU jederzeit d.h. bis zu zweimal in der Lage sein, auf den Speicher zuzugreifen. Unsere RAM-Ansteuerung meistert diese Aufgabe. Die ursprünglich vorhandenen dynamischen RAMs müssen entfernt werden. Zwei statische Speicherbausteine vom Typ 65C256-10 ersetzen sie. Die in der Schaltung angegebenen Pinbezeichnungen beziehen sich auf den C 64 II, der zwei dynamische RAMs vom Typ 50464-150 auf den Plätzen U 10 und U 11 besitzt. Rechner vom Typ I verfügen über acht dynamische RAMs. Die erforderlichen Signale sind dann analog an den entsprechenden Pins abzunehmen. Die RAMs sind ebenfalls zu entfernen.

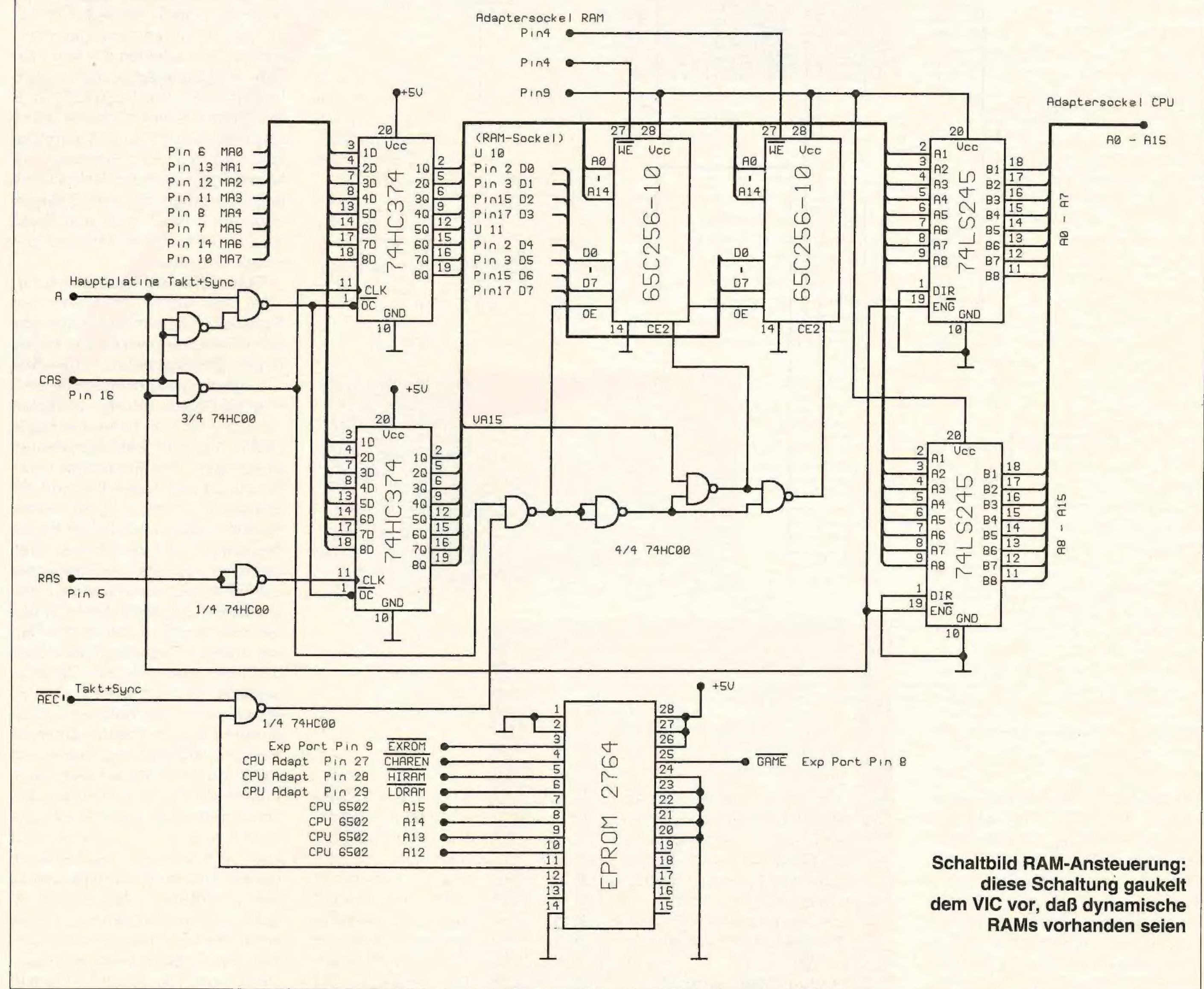
Zur Schaltung: Zwei D-Flip-Flops demultiplexen die Adreßleitungen mit Hilfe der Signale RAS und CASRAM. Bleibt CASRAM auf High, dann blendet der Prozessor über die MMU das RAM aus und das Betriebssystem ein. Diese Funktion wird über den OE realisiert. Wieder müssen alle Bausteine über 100-nF-Kondensatoren gepuffert werden. Ist die Schaltung soweit aufgebaut, kann ein erneuter Test erfolgen. Das Hilfssignal A

Dieses Symbol zeigt an, welche Programme auf Diskette erhältlich sind

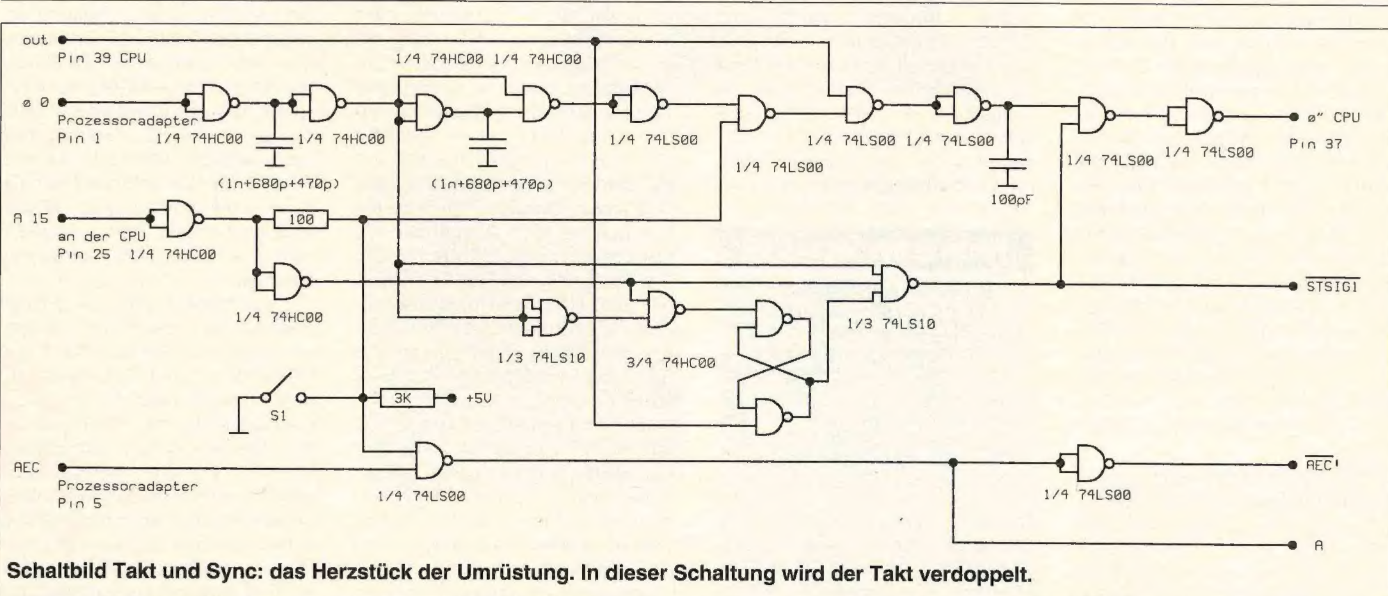
von der Takt- und Sync-Schaltung wird auf High und das AEC'-Signal auf Low gelegt. Die RAMs müssen sich nun beim 1-MHz-Betrieb, ohne Berücksichtigung des Logik-Arrays und der beiden Bustreiber wie dynamische verhalten und sollten, sofern alle Verbindungen richtig sind, jeden Test bestehen. Bis jetzt hat sich an der Geschwindigkeit nichts verändert. Der hohe Hardwareaufwand wurde bis jetzt nur getrieben, um Kompatibilität zum alten System zu erhalten.

Nach erfolgtem Test sind die beiden Leitungen AEC' und A wieder von ihren Zwangszuständen zu befreien.

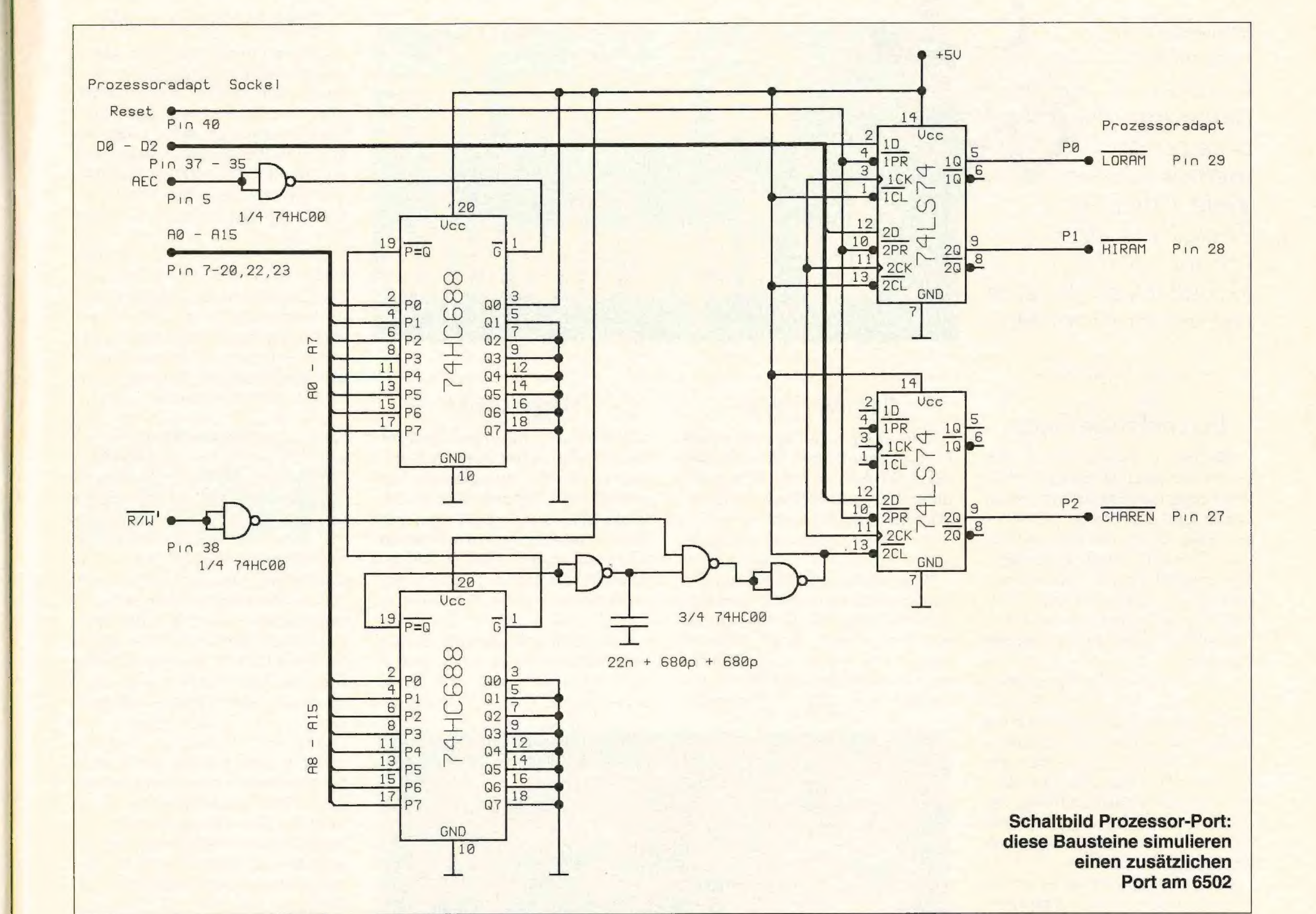
Nun müssen die Adreßleitungen vom Prozessoradaptersockel über



Schaltbild RAM-Ansteuerung: diese Schaltung gaukelt dem VIC vor, daß dynamische RAMs vorhanden seien



Schaltbild Takt und Sync: das Herzstück der Umrüstung. In dieser Schaltung wird der Takt verdoppelt.



Schaltbild Prozessor-Port: diese Bausteine simulieren einen zusätzlichen Port am 6502

die Bustreiber 74LS245 zu den Adreßleitungen der RAMs geführt werden.

Das Logik-Array erhält folgende Signale:

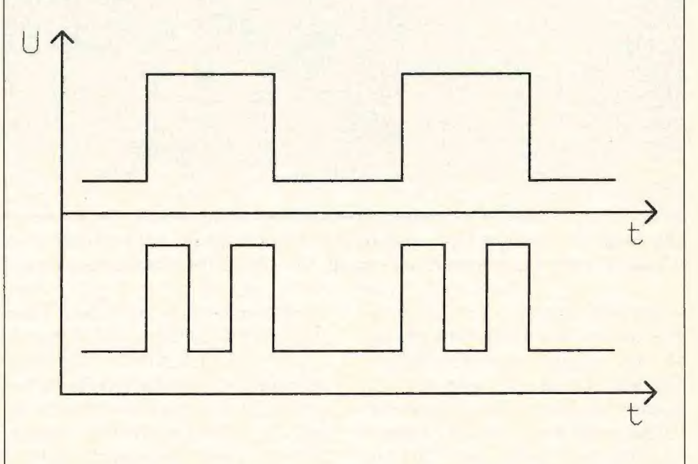
- GAME vom Expansion Port Pin 8 auf den Adreßeingang A8
- EXROM vom Expansion Port Pin 9 auf den Adreßeingang A7
- CHAREN vom Prozessoradapter Pin 27 auf den Adreßeingang A6
- HIRAM vom Prozessoradapter Pin 28 auf den Adreßeingang A5
- LORAM vom Prozessoradapter Pin 29 auf den Adreßeingang A
- A 15 vom Prozessor 6502 Pin 25 auf den Adreßeingang A3
- A 14 vom Prozessor 6502 Pin 24 auf den Adreßeingang A2
- A 13 vom Prozessor 6502 Pin 23 auf den Adreßeingang A1
- A 12 vom Prozessor 6502 Pin 22 auf den Adreßeingang A0

Achtung!

Die Signale A 12 bis A 15 werden direkt an der CPU noch vor dem Bustreiber abgenommen.

Schaltbild Takt und Sync:

Obwohl in dieser Schaltung nur Gatter eingesetzt werden, ist sie der wichtigste Teil unserer Umrüstung. Hier wird nämlich der Geschwindigkeitszuwachs durch Verdoppelung des Taktsignals erzielt. Das vom Prozessoradapter Pin 1 kommende und zum Pin 39 des Adapters durchgeschliffene Signal durchläuft als erstes eine Impulsverzögerungsschaltung und einen Taktflankendetektor. Der Aufbau erfolgt mit einem 74HC00 und zwei Kapazitäten, die jeweils aus einer Parallelschaltung von drei Kondensatoren bestehen. Die Werte sind auf das Gatter vom Typ 74HC00 zugeschnitten!



Die Signale im Taktverdoppelungsteil

Nach Zusammenführung dieser Signale entsteht im nichtbeeinflußten Takt eine Impulsfolge wie im obigen Bild. In einer weiteren Stufe werden die Impulse mit einem 100-pF-Kondensator von störenden Überschwingern und HF-Einstreuungen befreit.

Damit ist der Umbau abgeschlossen. Der C 64 überzeugt nun durch exzellente Arbeitsgeschwindigkeit bei fast völliger Kompatibilität und gleichem Aussehen wie vorher. (jh)

Stückliste

Halbleiter	
6	74HC00
3	74LS00
1	74LS10
2	74LS74
2	74LS245
3	74HC245
2	74HC374
2	74HC688
2	65C256 - 10
1	2764 - 15
1	6502AP 2 MHz
Widerstände	
1	100 Ohm
1	33 kOhm
Kondensatoren	
1	100 pF
2	470 pF
4	680 pF
2	1 nF
1	2,2 nF
25	100 nF (parallel zur Stromversorgung von jedem IC)
Sonstiges	
1	Schalter
Sockel für alle ICs	
Stiftleisten	